

PAT-NO: JP407153564A  
DOCUMENT-IDENTIFIER: JP 07153564 A  
TITLE: HIGH FREQUENCY HEATING DEVICE  
PUBN-DATE: June 16, 1995

INVENTOR-INFORMATION:

NAME

YUASA, FUMIO

NAKAMURA, MASAMI

OZAWA, SEI

ASSIGNEE-INFORMATION:

NAME

HITACHI HOME TEC LTD

COUNTRY

N/A

APPL-NO: JP05299358

APPL-DATE: November 30, 1993

INT-CL (IPC): H05B006/68

ABSTRACT:

PURPOSE: To restrain voltage and an electric current in respective parts to a reference value or less by comparing a digital value converted by an A/D converter and a stored digital value with each other, and temporarily stopping operation of an inverter circuit when the difference becomes a specific value or larger.

CONSTITUTION: A high speed A/D converter 101 to convert an analog value of rectifying and smoothing instantaneous voltage E into a digital value and a storage circuit 102 to store temporarily the converted digital value, are arranged in a control circuit. A comparing circuit 103 compares the digital

value converted by the converter 101 and the digital value stored in the circuit 102 with each other. At this time, the circuit 103 compares a one more ahead digital conversion value ( $e_{n-1}$ ) stored in the circuit 102 and a conversion value ( $e_n$ ) of the converter 101 with each other. When comparing operation is finished, the circuit 103 outputs a storing pulse ( $p$ ) to the circuit 102, and updates data of the circuit 102. When a difference between the digital conversion values ( $e_n$  and  $e_{n-1}$ ) becomes a specific value or larger, it is regarded as a sudden change in voltage  $E$ , and a reset signal RES is outputted, and operation of a semiconductor switching element 7 is stopped.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-153564

(43) 公開日 平成7年(1995)6月16日

(51) Int.Cl.<sup>6</sup>

H05B 6/68

識別記号

庁内整理番号

350 A 7361-3K

F I

技術表示箇所

審査請求 未請求 請求項の数3 O L (全6頁)

(21) 出願番号 特願平5-299358

(22) 出願日 平成5年(1993)11月30日

(71) 出願人 000005131

株式会社日立ホームテック

千葉県柏市新十倉二番地1

(72) 発明者 湯浅 文夫

千葉県柏市新十倉二番地1 株式会社日立ホームテック内

(72) 発明者 中村 正己

千葉県柏市新十倉二番地1 株式会社日立ホームテック内

(72) 発明者 小沢 聖

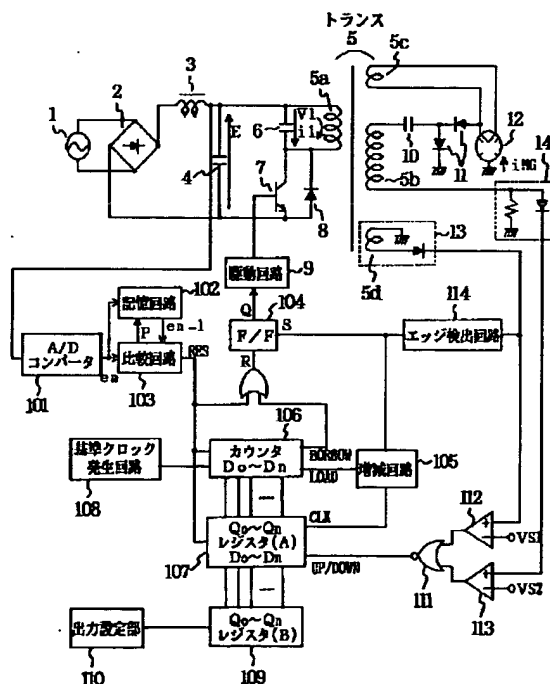
千葉県柏市新十倉二番地1 株式会社日立ホームテック内

(54) 【発明の名称】 高周波加熱装置

(57) 【要約】

【目的】 急峻な電圧変動等の外乱に対しても、スイッチング素子の過電流を確実に抑制し、信頼性および安全性を向上させる。

【構成】 トランス5の一次側入力である整流平滑後の電圧Eの急峻な変動に対応するために、制御回路に数十MHzにて動作可能で整流平滑後の瞬時電圧のアナログ値をデジタル値に変換する高速A/Dコンバータ101と、この変換されたデジタル値を一時記憶する記憶回路102と、A/Dコンバータ101により変換されたデジタル値とこの記憶回路102に記憶されたデジタル値とを比較する比較回路103とを設け、この変換されたデジタル値と記憶されたデジタル値の差が規定値以上になった場合に、制御回路はインバータ回路の動作を一時的に停止させるものとした。



## 【特許請求の範囲】

【請求項1】 商用電源を整流平滑して直流電源を作る整流平滑回路と、トランス、コンデンサ、ダイオード、スイッチング素子等にて構成されたインバータ回路と、このインバータ回路により駆動させるマグネトロンと、マグネトロンの出力設定値に基づいて決定されたオン時間によってインバータ回路のスイッチング素子をオン時間制御する制御回路とで構成されたものにおいて、この制御回路に前記トランス(5)の一次側入力値をデジタル値に変換する高速A/Dコンバータ(101)と、この高速A/Dコンバータ(101)により変換されたデジタル値を一時記憶する記憶回路(102)と、前記A/Dコンバータ(101)により変換されたデジタル値とこの記憶回路(102)に記憶されたデジタル値とを比較する比較回路(103)とを設け、この変換されたデジタル値と記憶されたデジタル値の差が規定値以上になった場合に、前記制御回路はインバータ回路の動作を一時的に停止させるものとしたことを特徴とする高周波加熱装置。

【請求項2】 前記高速A/Dコンバータ(101)は整流平滑後の整流平滑電圧(瞬時電圧E)をトランス(5)の一時側入力としてデジタル値に変換する請求項1記載の高周波加熱装置。

【請求項3】 前記高速A/Dコンバータ(101)はトランス(5)の一次側電流のピーク値をトランス(5)の一時側入力としてデジタル値に変換する請求項1記載の高周波加熱装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、インバータ回路によってマグネトロンの駆動を行う高周波加熱装置に関するものである。

## 【0002】

【従来の技術】近年、高周波加熱装置のマグネトロン駆動回路はインバータ化することにより、小形軽量化が進んでいる上に、その制御回路の内容がアナログからLSIを用いたデジタル回路に切り替わりつつある。その種の公知例として特開昭64-52396号公報の発明が見られる。制御回路をデジタル化したマグネトロン用インバータ回路を有する高周波加熱装置の回路例を図3に示す。

【0003】この図3において、商用交流電源1はダイオードブリッジ2、チョークコイル3、平滑コンデンサ4からなる整流平滑回路により整流平滑される。インバータ回路はマグネトロン駆動用トランス5の一次巻線5aに並列接続された共振用コンデンサ6、同じく一次巻線5aに直列接続された半導体スイッチング素子7およびダイオード8で構成され、制御回路のフリップフロップ104からの駆動信号により駆動回路9で半導体スイッチング素子7をオンオフさせてトランス5の二次側に

高周波出力を発生させる。トランス5の二次巻線5bに発生した高周波電圧はコンデンサ10とダイオード11により構成された倍電圧整流回路により整流昇圧され、マグネトロン12に印加される。また、トランス5の三次巻線5cの出力はマグネトロン12のフィラメントに印加される。これによってマグネトロン12はマイクロ波を発振する。

【0004】ここで、整流平滑回路の平滑コンデンサ4の容量は一般的に小さいので、整流平滑後の整流平滑電圧Eは図4の(a)に示したように脈流となっている。

【0005】一方、半導体スイッチング素子7のオンオフによりトランス5の一次巻線5aおよびマグネトロン12には各々図5の(a)～(d)に示したような電流が流れ、また電圧が発生する。半導体スイッチング素子7のオン時間をTON、トランス5の一次巻線5aのインダクタンスをLとすると、一次巻線電流i1のピーク値はほぼE/L×TONで与えられる。このため、オン時間TONを一定にしてしまうと、一次巻線電流i1のピーク値は整流平滑電圧Eの変化に従って増減してしまい、ピーク時には過大電流が流れることになる。

【0006】マグネトロン電流iMGもオン期間中に一次巻線電流i1に伴ってほぼ増大するため、同様にピーク値の大きなものになってしまい、マグネトロン12がモーディング現象を起こしてしまうという問題が生じる。

【0007】また、一次巻線電圧v1は半導体スイッチング素子7のオフ時にトランス5の一次巻線5aと共振コンデンサ6の共振により大きな電圧が発生するが、この電圧値はオン時に一次巻線5aに蓄えられるエネルギー1/2Li2で決定されるため、これも一次巻線電流i1が過大になると大きなピーク電圧が発生し、トランス5、半導体スイッチング素子7ともに耐電圧の大きなものを使用しなければならない。

【0008】また、一次巻線電流i1が大きいとトランス5のコアの飽和現象が発生しやすくなり、これを防ぐためにはコア断面積を増加させなければならず、トランスの大型化を招いてしまう。

【0009】以上の点から、これらの電圧、電流を抑制することが必要であり、これを従来は以下に示すような方法を用いて行っていた。

【0010】マグネトロン12の高周波出力を設定する出力設定部110から出力設定値に基づいたカウント数をレジスタ(B)109に設定する。更に、このカウント数はレジスタ(B)109からレジスタ(A)107に入力される。エッジ検出回路114は電圧検出部13の出力により一次巻線電圧v1の立下りを検出して図5の(e)に示したように同期パルスを発生する。増減回路105はこの同期パルスに基づいて、レジスタ(A)107のカウント数の増減を次のように行う。

【0011】電圧検出部13はトランス5の検出巻線5dによって一次巻線電圧v1を検出しており、この値を

コンパレータ112にて基準値 $v_{s1}$ と比較している。  
また、電流検出部14はマグネトロン電流 $i_{MG}$ を検出しており、この値をコンパレータ113にて基準値 $v_{s2}$ と比較している。両方の出力値が基準値未満の場合にはNOR111の出力はHとなり、レジスタ(A)107のアップダウンカウンタをアップに設定する。増減回路105は同期パルスによりレジスタ(A)107にクロックパルスを1パルス出力し、これによりカウント数を1だけ増加させる。逆に、いずれか一方の出力値が基準値以上の場合には、NOR111の出力はLとなり、レジスタ(A)107のアップダウンカウンタをダウンに設定して、同様に増減回路105のクロックパルスによってカウント数を1だけ減少させる。その後カウンタ106は増減回路105のLOAD信号によりレジスタ(A)107のカウント数を入力し、これを基準クロック発生回路108の基準クロックパルスにてダウンカウントすることにより半導体スイッチング素子7のオン時間制御を行っている。したがって、整流平滑電圧Eが大きい範囲で電圧電流が基準値を越える場合は、カウント数を小さくすることにより、図4の(b)に示したようにオン時間を整流平滑電圧Eに応じて短くし、電圧電流を所定値以下に抑えるように制御している。

#### 【0012】

【発明が解決しようとする課題】ところがこの方法であると、オン時間の制御を行う基準となる同期パルスの出力は、半導体スイッチング素子7のオンオフの1周期当たり1回であるためオン時間の増減は1ステップずつであり、図4の(a)のA部で示したように何らかの外乱によって整流平滑電圧Eが急激に増加した場合には、オン時間の増減が1ステップずつでは追従できなくなり、電圧電流が急増して基準値を越えてしまうことが予想され、この結果半導体スイッチング素子に大きな一次巻線電流 $i_1$ が流れてストレスがかかって、これを破壊に至らしめる恐れがある。

【0013】また、逆に図4の(a)のB部に示したように電源が何らかの理由で瞬断した場合にも、電源の復帰後は電源瞬断直前のオン時間でいきなり動作し始めるため、同じように半導体スイッチング素子7に過電流によるストレスを与える恐れがある。

【0014】そこでトランスの一次巻線電流の急変を早急に検出して半導体スイッチング素子をオフさせる高周波加熱装置として、特開平3-172587号公報に示すごとく、トランスの一次巻線電流を検出しこの値をA/Dコンバータによりデジタル変換して制御回路にフィードバックするものがあり、図4の(a)のA部で示したように何らかの外乱によって電圧電流が急増して過大電流が流れる場合には、トランスの一次巻線電流の急変を早急に検出して半導体スイッチング素子をオフさせることにより追従出来るが、図4の(a)のB部に示したように電源が何らかの理由で瞬断した場合には上記同様

に、電源の復帰後は電源瞬断直前のオン時間でいきなり動作し始めるため、同じように半導体スイッチング素子に過電流によるストレスを与える恐れがある。

【0015】この発明は、整流平滑後の電圧やトランスの一次巻線電流の急峻な変動等の外乱に対しても、インバータ回路各部の電圧電流を設定基準値以下に確実に抑制し、信頼性および安全性を向上させることを目的とする。

#### 【0016】

【課題を解決するための手段】本発明は上記課題を解決するためになされたものであり、商用電源を整流平滑して直流電源を作る整流平滑回路と、トランス、コンデンサ、ダイオード、スイッチング素子等にて構成されたインバータ回路と、このインバータ回路により駆動させるマグネトロンと、マグネトロンの出力設定値に基づいて決定されたオン時間によってインバータ回路のスイッチング素子をオン時間制御する制御回路とで構成されたものにおいて、トランスの一次巻線電圧は一次巻線電流によって決定され、またマグネトロン電流も一次巻線電流と相関があるため、この一次巻線電流がある規定値以上になることを抑制することにより、これらの電圧電流が過大になることを防ぐことが出来る。この一次巻線電流は整流平滑電圧とスイッチング素子のオン時間によって決定される。

【0017】そこで、整流平滑後の電圧またはトランスの一次巻線電流の急峻な変動に対応するために、制御回路に数十MHzにて動作可能でトランスの一次側入力として整流平滑の瞬時電圧またはトランスの一次巻線電流のピーク値のアナログ値をデジタル値に変換する高速A/Dコンバータと、この変換されたデジタル値を一時記憶する記憶回路と、A/Dコンバータにより変換されたデジタル値とこの記憶回路に記憶されたデジタル値とを比較する比較回路とを設け、この変換されたデジタル値と記憶されたデジタル値の差が規定値以上になった場合に、制御回路はインバータ回路の動作を一時的に停止させるものとした。

#### 【0018】

【作用】本発明は上記構成により、高速A/Dコンバータは整流平滑後の電圧またはトランスの一次巻線電流を入力され、この整流平滑後の瞬時電圧またはトランスの一次巻線電流のピーク値のアナログ値を数十MHzの変換速度にてデジタル値に変換し、記憶回路はこの変換されたデジタル値を一時記憶し、比較回路はA/Dコンバータにより変換された現在のデジタル値とこの記憶回路に記憶された直前のデジタル値とを比較し、その差の絶対値が規定値以上になった場合に、制御回路は電源の急変があったとみなしてインバータ回路の動作を一時的に停止させる。

#### 【0019】

【実施例】以下本発明の実施例につき説明する。

【0020】図1は本発明の一実施例を施した高周波加熱装置の回路図であり、図2は本発明の他の実施例を施した高周波加熱装置の回路図である。なお、この図1、図2においても図3に示す従来回路と同一の箇所には同一の符号を付しており、それらの作用も同様であり、前述の図3と同様に半導体スイッチング素子7のオン時間制御を行っている。

【0021】図1において、制御回路に整流平滑後の瞬時電圧Eのアナログ値をデジタル値に変換する高速A/Dコンバータ101と、この変換されたデジタル値を一時記憶する記憶回路102と、A/Dコンバータ101により変換されたデジタル値とこの記憶回路102に記憶されたデジタル値とを比較する比較回路103とを設けている。

【0022】高速A/Dコンバータ101は整流平滑後の電圧Eを検出してこの電圧値を数十MHzの高速でデジタル値に変換し、このデジタル変換値e<sub>n</sub>を記憶回路102ならびに比較回路103に出力している。比較回路103は記憶回路102に記憶された一つ前のデジタル値変換値e<sub>n-1</sub>と、A/Dコンバータ101により変換された現在のデジタル値e<sub>n</sub>とを比較する。比較回路103は比較操作が終了した時点で記憶用パルスpを記憶回路102に出力し、このパルスにより記憶回路102はデータの更新を行い、記憶データをe<sub>n-1</sub>からe<sub>n</sub>に変更する。

【0023】比較回路103は記憶された一つ前のデジタル値変換値e<sub>n-1</sub>と、A/Dコンバータ101により変換された現在のデジタル値e<sub>n</sub>の差の絶対値が規定値Δe以上あった場合に、整流平滑後の電圧Eが急変したとみなしカウンタ106、レジスタ(A)107、ならびにフリップフロップ104にリセット信号RESを出力して、半導体スイッチング素子7の駆動を停止する。

【0024】この回路構成で図4(a)のa部ならびにB部に示すような電圧の急峻な変化があった場合には、上述のようにこの電圧変化を高速A/Dコンバータ101ならびに記憶回路102、比較回路103の働きにより瞬時に検出し、半導体スイッチング素子7の動作を即座に停止させて、これに過大な一次巻線電流i<sub>1</sub>が流れるのを防止することが出来る。

【0025】レジスタ(A)107はリセット後カウンタ動作を再開し零から徐々にそのカウント数を上げていく。これにより半導体スイッチング素子7はオン時間を零からゆっくりと大きくしていく、いわゆるソフトスタートにより動作を再開する。

【0026】図2においてもほぼ同様に、トランス5の一次巻線に一次巻線電流i<sub>1</sub>を検出する電流検出回路15を設け、制御回路にこの一次巻線電流i<sub>1</sub>出力のアナログ値をデジタル値に変換する高速A/Dコンバータ101と、この変換されたデジタル値を一時記憶する記憶回路102と、A/Dコンバータ101により変換され

たデジタル値とこの記憶回路102に記憶されたデジタル値とを比較する比較回路103とを設けている。

【0027】高速A/Dコンバータ101は半導体スイッチング素子7を流れる一次巻線電流i<sub>1</sub>のピーク値を検出してこの電圧値を数十MHzの高速でデジタル値に変換し、このデジタル変換値i<sub>n</sub>を記憶回路102ならびに比較回路103に出力している。比較回路103は記憶回路102に記憶された一つ前のデジタル値変換値i<sub>n-1</sub>と、A/Dコンバータ101により変換された現在のデジタル値i<sub>n</sub>とを比較する。比較回路103は比較操作が終了した時点で記憶用パルスpを記憶回路102に出力し、このパルスにより記憶回路102はデータの更新を行い、記憶データをi<sub>n-1</sub>からi<sub>n</sub>に変更する。

【0028】比較回路103は記憶された一つ前のデジタル値変換値i<sub>n-1</sub>と、A/Dコンバータ101により変換された現在のデジタル値i<sub>n</sub>の差の絶対値が規定値Δi以上あった場合に、整流平滑後の電圧Eが急変して過大電流が流れたとみなしカウンタ106、レジスタ(A)107、ならびにフリップフロップ104にリセット信号RESを出力して、半導体スイッチング素子7の駆動を停止する。

【0029】この回路構成で図4(a)のA部ならびにB部に示すような電圧の急峻な変化があった場合には、上述のようにこの電圧変化を高速A/Dコンバータ101ならびに記憶回路102、比較回路103の働きにより瞬時に検出し、半導体スイッチング素子7の動作を即座に停止させて、これに過大な一次巻線電流i<sub>1</sub>が流れるのを防止することが出来る。

【0030】レジスタ(A)107はリセット後カウンタ動作を再開し零から徐々にそのカウント数を上げていく。これにより半導体スイッチング素子7はオン時間を零からゆっくりと大きくしていく、いわゆるソフトスタートにより動作を再開する。

【0031】

【発明の効果】以上説明したように本発明によれば、マグネトンの出力設定値に基づいて決定されたオン時間によってインバータ回路のスイッチング素子をオン時間制御する制御回路を有し、制御回路に整流平滑後の瞬時電圧または半導体スイッチング素子を流れる一次巻線電流のピーク値のアナログ値をデジタル値に変換する高速A/Dコンバータと、この変換されたデジタル値を一時記憶する記憶回路と、A/Dコンバータにより変換されたデジタル値とこの記憶回路に記憶されたデジタル値とを比較する比較回路とを設け、変換されたデジタル値と記憶されたデジタル値との差の絶対値が規定値以上あった場合に、整流平滑後の電圧が急変して過大電流が流れたとみなしカウンタ、レジスタ(A)、ならびにフリップフロップにリセット信号RESを出力して、半導体スイッチング素子の駆動を停止するものとしたから、半導

7

体スイッチング素子のオン時間の制御をリアルタイムで行なうことができ、電圧変動などの外乱にたいしても半導体スイッチング素子に流れる過電流を確実に抑制することができ、信頼性と安全性の向上が望める。

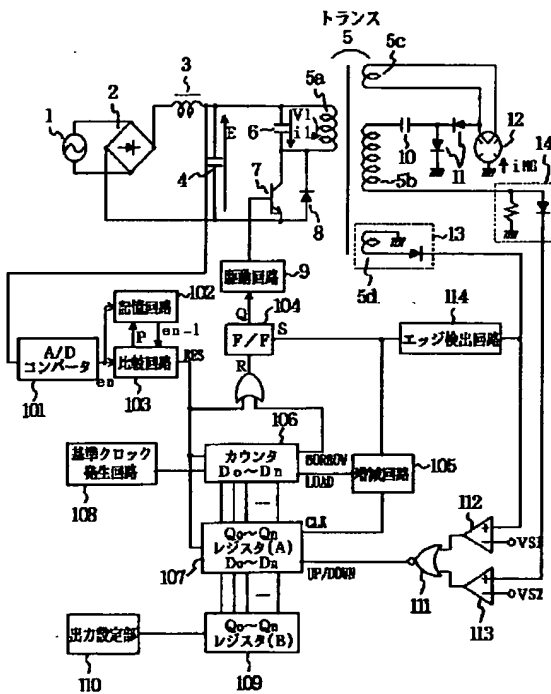
【図面の簡単な説明】

【図1】本発明一実施例を施した高周波加熱装置の回路図である。

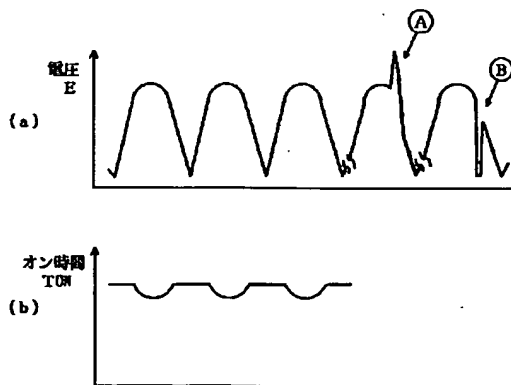
【図2】本発明の他の実施例を施した高周波加熱装置の回路図である。

【図3】従来例の高周波加熱装置の回路図である。

【図1】



【図4】



8

【図4】従来例の整流平滑回路の特性図であり、(a)は電圧特性図、(b)は整流平滑電圧に応じて制御されるスイッチング素子のオン時間特性図を示す。

【図5】従来例のインバータ回路の各部の電圧電流信号波形図である。

【符号の説明】

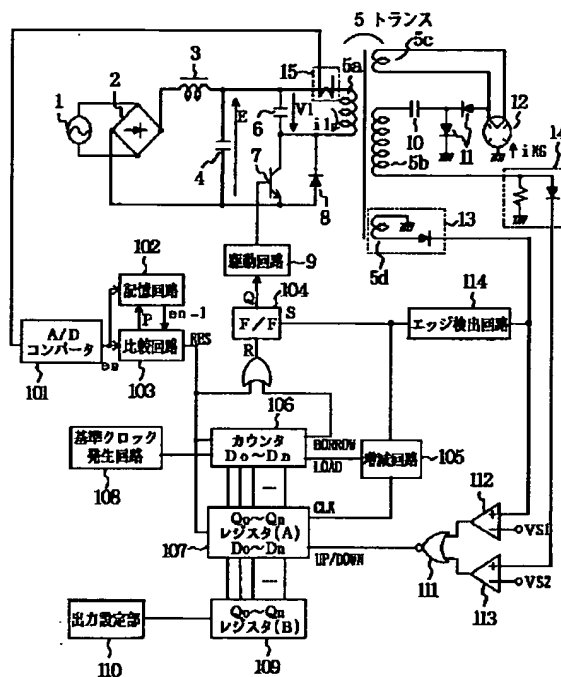
5 トランス

101 A/Dコンバータ

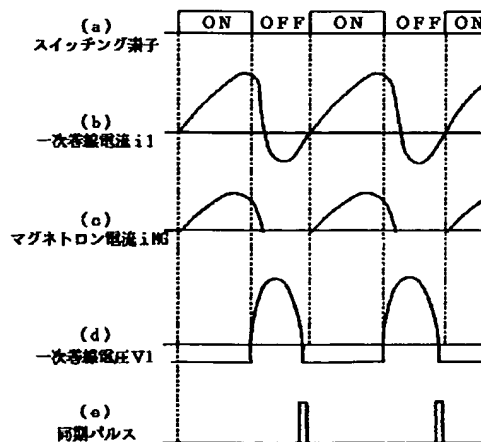
102 記憶回路

10 103 比較回路

【図2】



【図5】



【図3】

